**CAPÍTULO 3.6 – WEBER**

3.6 – Arquiteturas de 4, 3, 2, 1 e 0 endereços

3.6.1 – Arquitetura de 4 endereços

* As instruções apresentam 4 endereços em seu formato.
* E1 e E2 sãos os operandos, E3 é o destino e E4 é o endereço da próxima instrução.
* Não utiliza instruções explicitas de desvio.
* Pode-se executar uma operação de manipulação de dados e uma operação de desvio na mesma instrução.

3.6.2 – Arquitetura de 3 endereços

* As instruções possuem 3 endereços.
* E1 e E2 são os operandos e E3 é o operando de destino.
* Criou-se o registrador PC para guardar o endereço da próxima instrução a ser executada.
* Reduziu0se o tamanho da memória necessária para guardar um programa.
* Existe-se a necessidade de instruções explicitas de desvio.
* Uma operação de desvio e manipulação de dados não pode executada na mesma instrução.

3.6.3 – Arquitetura de 2 endereços

* E1 e E2 indicam os operandos fontes e E1 também indica o operando de destino.
* Economia de memória.
* Limitação de que um dos operandos será inevitavelmente sobrescrito após a operação.

3.6.4 – Arquitetura de 1 endereço

* E1 é o endereço do operando de fonte.
* O outro operando entende-se como sendo implicitamente o Acumulador. Que também serve de destino.
* Economia nos acessos a memória.
* Registradores locais servem justamente para permitir que resultados intermediários ou dados muito utilizados não precisem ser lidos ou escritos da memória a cada vez que forem utilizados.

3.6.5 – Arquitetura de zero endereços

* Não existe referência explicita a localização dos operandos na memória.
* Colocar os operandos em uma região específica na memória, com determinada política de acesso, como a pilha.
* POP e PUSH.

**CAPÍTULO 11 – WEBER**

Computador – Ramses

* Possui todas as características do NEANDER.
* Incorpora: quatro modos de endereçamento, dois registradores de uso geral, um registrador de índice, indicadores de carry negativo e zero. Instruções adcionais.
* Programas do NEANDER rodam no Ramses, mas não o inverso.
* A compatibilidade ocorre quanto os 4 bits menos signficiativos da instrução NEANDER sejam ocupados com zeros.

11.1 – Características

* 8 bits para endereços e dados.
* Dados em complemento de 2.
* 2 registradores de uso geral, A e B de 8 bits.
* 1 registrador de índice, X de 8 bits.
* 1 apontador de programa de 8 bits.
* 1 registrador de estado com 3 códigos de instrução: Z, N e C

11.2 – Formato das instruções

* 2 bytes.
* Byte 1: 7 a 4 – Código da instrução; 3 e 2 – Registrador ; 1 e 0 – Modo de endereçamento.
* Byte 2: Endereço ou dado imediato.

11.3 – Modos de endereçamento

* 00 – direto

O endereço do operando está no segundo byte.

* 01 – Indireto

O endereço do endereço do operando está no segundo byte.

* 10 – Imediato

O operando está no segundo byte.

* 11 – Indexado

O segundo byte contem o offset que será somado ao registrado X para obter o endereço do operando. O deslocamento é representado em complemento de 2.

11.4 – Conjunto de instruções

|  |  |  |
| --- | --- | --- |
| Código | Instrução | Operação |
| 0000 | NOP |  |
| 0001 | STR r end |  |
| 0010 | LDR r end |  |
| 0011 | ADD r end |  |
| 0100 | OR r end |  |
| 0101 | AND r end |  |
| 0110 | NOT r |  |
| 0111 | SUBr end | Subtrair |
| 1000 | JMP end |  |
| 1001 | JN end |  |
| 1010 | JZ end |  |
| 1011 | JC end | Jump if carry = 1 |
| 1100 | JSR end | Jump subroutine |
| 1101 | NEG r |  |
| 1110 | SHR r | Shift right |
| 1111 | HLT |  |

11.5 – Códigos de condição

A ULA do Ramses possui 3 códigos de condição

* N
* Z
* C
* As instruções STR,JMP,JN,JZ,JC,JSR,NOP e HLT não afetam os códigos.
* NA operação SUB o carry é o inverso de borrow. Se C = 1 não houve borrow.

11.6 – Programação em linguagem simbólica

* Não pode usar endereçamento simbólico (rótulos).
* O montador não volta a posição 0 após chegar a posição 256.
* O endereçamento direto não tem símbolos especiais.

11.7 – Subrotinas

* Uma subrotina é uma sequencia de instruções que pode ser chamada de qualquer ponto do programa.
* O controle é retornado a instrução após aquela que chamou a subrotina.
* Diferença entre JSR e JMP é o retorno.
* Características de uma subrotina: Recursividade, reentrância e número de níveis de aninhamento de sub-rotinas.
* A subrotina aramazena no primeiro endereço da subrotina o endereço de retorno.
* Subrotinas do Ramses não permitem recursividade e reentrância.
* Não há limites para o aninhamento.
* A passagem de parâmetros de e para as sub-rotinas é feita obedecendo algumas convenções.